

PAT-NO: JP02001068727A
DOCUMENT-IDENTIFIER: JP 2001068727 A
TITLE: SEMICONDUCTOR LIGHT-EMITTING ELEMENT
AND MANUFACTURE THEREOF
PUBN-DATE: March 16, 2001

INVENTOR-INFORMATION:

NAME	COUNTRY
KURAHASHI, TAKANAO	N/A
HOSOBANE, HIROYUKI	N/A
NAKATSU, HIROSHI	N/A
MURAKAMI, TETSURO	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
SHARP CORP	N/A

APPL-NO: JP11238225

APPL-DATE: August 25, 1999

INT-CL (IPC): H01L033/00

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a semiconductor light-emitting element, which is low in the dependence of a luminous wavelength on an emission angle.

SOLUTION: This semiconductor light-emitting element has a DBR layer 3 consisting of an N-type AlAs layer and an N-type Al_{0.5}Ga_{0.5}As layer and a DBR layer 7 consisting of a P-type (Al_{0.2}Ga_{0.8})_{0.5}In_{0.5}P layer and a P-type Al_{0.5}In_{0.5}P layer at a prescribed interval on an N-type

GaAs substrate 1 so that the length of the center of a reflection spectrum is 650 nm and a resonance wavelength is also formed in a length of 650 nm. A quantum well active layer (luminous layer) 5 is formed so that the peak wavelength of emission is formed in a length of 650 nm at the position of the loop of a standing wave, which is generated in a resonator consisting of both DBR layers 3 and 7. Lattice patterns 15 are formed in the surface of a P-type Al_{0.5}Ga_{0.5}As light scattering layer 10 which is encircled with P-type electrodes 12 and is used as a light-emitting surface. In such a way, by roughening the light-emitting surface, light radiated from the layer 5 is made to scatter in various directions and the dependence of a luminous wavelength on an emission angle is lessened.

COPYRIGHT: (C) 2001, JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-68727

(P2001-68727A)

(43) 公開日 平成13年3月16日 (2001.3.16)

(51) IntCl⁷

H01L 33/00

識別記号

F I

H01L 33/00

テマコード (参考)

A 5 F 0 4 1

審査請求 未請求 請求項の数 8 O L (全 12 頁)

(21) 出願番号 特願平11-238225

(22) 出願日 平成11年8月25日 (1999.8.25)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 倉橋 孝尚

大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(72) 発明者 細羽 弘之

大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(74) 代理人 100062144

弁理士 青山 葆 (外1名)

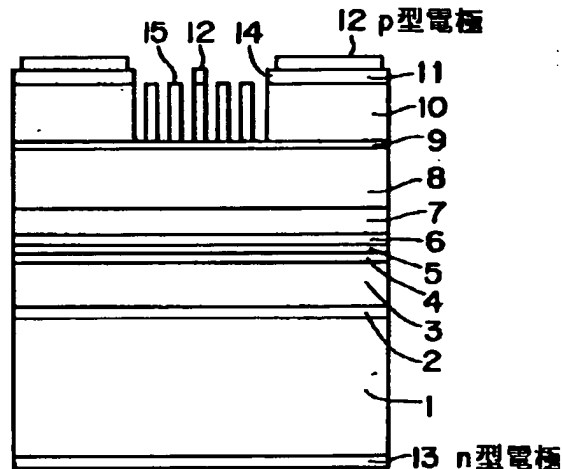
最終頁に続く

(54) 【発明の名称】 半導体発光素子およびその製造方法

(57) 【要約】

【課題】 発光波長の放射角依存性が小さい半導体発光素子を提供する

【解決手段】 n型GaAs基板1上に、所定の間隔を置いて、n型AlAs/n型Al_{0.5}Ga_{0.5}AsのDBR層3及びp型(A_{0.2}Ga_{0.8})_{0.5}In_{0.5}P/p型Al_{0.5}In_{0.5}PのDBR層7を、反射スペクトルの中心が650nmであり共振波長も650nmになるように形成する。量子井戸活性層(発光層)5を、両DBR層3,7で成る共振器中に生じる定在波の腹の位置に発光ピーク波長が650nmになるように形成する。p型電極12に囲まれた光出射面としてのp型Al_{0.5}Ga_{0.5}As光散乱層10の表面に格子パターン15を形成する。こうして、光出射面を粗面化することによって発光層5から放射された光を種々の方向に散乱させ、発光波長の放射角依存性を小さくする。



【特許請求の範囲】

【請求項1】 GaAs基板上に所定の間隔を有して形成された一対の多層反射膜で成る共振器と、上記共振器内における定在波の腹の位置に形成された発光層を有する半導体発光素子において、

上記発光層に対してGaAs基板とは反対側に位置する上記多層反射膜上には、層数が1以上であって最上層の表面が粗面化されている半導体層が形成されていることを特徴とする半導体発光素子。

【請求項2】 請求項1に記載の半導体発光素子において、

上記発光層は、単層あるいは複数層から成る $\text{Al}_y\text{Ga}_{1-y}\text{In}_{1-y-z}\text{P}$ ($0 \leq y \leq 1, 0 \leq z \leq 1$)層で構成されていることを特徴とする半導体発光素子。

【請求項3】 請求項1に記載の半導体発光素子において、

上記発光層に対してGaAs基板側に位置している上記多層反射膜は $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0 \leq x \leq 1$)層で構成され、上記発光層に対して上記GaAs基板とは反対側に位置する上記多層反射膜は、 $\text{Al}_y\text{Ga}_{1-y}\text{In}_{1-y-z}\text{P}$ ($0 \leq y \leq 1, 0 \leq z \leq 1$)層で構成されていることを特徴とする半導体発光素子。

【請求項4】 GaAs基板上に所定の間隔を有して形成された一対の多層反射膜で成る共振器と、上記共振器内における定在波の腹の位置に形成された発光層とを有する半導体発光素子の製造方法であって、

上記発光層に対してGaAs基板とは反対側に位置する上記多層反射膜上に、層数が1以上の半導体層を形成する工程と、

上記半導体層における最上層の表面を粗面化する工程を備えたことを特徴とする半導体発光素子の製造方法。

【請求項5】 請求項4に記載の半導体発光素子の製造方法において、

上記半導体層における最上層の表面に対する粗面化は、フォトリソグラフィおよびエッチングによって光散乱用のパターンを形成することによって行われることを特徴とする半導体発光素子の製造方法。

【請求項6】 請求項4に記載の半導体発光素子の製造方法において、

上記半導体層における最上層の表面に対する粗面化は、研磨することによって行われることを特徴とする半導体発光素子の製造方法。

【請求項7】 請求項4に記載の半導体発光素子の製造方法において、

上記半導体層は、 $\text{Al}_y\text{Ga}_{1-y}\text{In}_{1-y-z}\text{P}$ ($0 \leq y \leq 1, 0 \leq z \leq 1$)で形成され、

上記半導体層における最上層の表面に対する粗面化は、少なくとも上記半導体層を塩酸中で煮沸することによって行われることを特徴とする半導体発光素子の製造方法。

【請求項8】 GaAs基板上に所定の間隔を有して形成された一対の多層反射膜で成る共振器と、上記共振器内における定在波の腹の位置に形成された発光層を有する半導体発光素子の製造方法であって、

上記発光層に対してGaAs基板とは反対側に位置する上記多層反射膜上に、上記GaAs基板に対して格子定数が0.5%以上異なる $\text{Al}_y\text{Ga}_z\text{In}_{1-y-z}\text{P}$ ($0 \leq y \leq 1, 0 \leq z \leq 1$)層を含む層数が1以上の半導体層を形成することによって、上記半導体層における最上層の表面を粗面化する工程を備えたことを特徴とする半導体発光素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、伝送用(特にIEEE1394用)および表示用等に用いられる半導体発光素子、および、その製造方法に関する。

【0002】

【従来の技術】近年、光通信や表示パネル等に半導体発光素子が広く用いられている。その場合に用いられる半導体発光素子は、発光効率が高いこと、更に光通信用の半導体発光素子においては応答速度が高速であることが重要であり、近年開発が盛んに行われている。

【0003】通常の面発光型のLED(発光ダイオード)では高速応答性が余りよくなく、100Mbps~200Mbps程度が限界である。そこで、共振キャビティ(Resonant Cavity)型LEDと呼ばれる半導体発光素子が開発されている。この共振キャビティ型LEDは、2つのミラーで形成された共振器によって発生する定在波の腹の位置が発光層になるようにすることによって自然放光を制御し、高速応答および高効率を実現する半導体発光素子である(特公平10-2744503号公報、米国特許:5226053)。

【0004】特に、最近、比較的短い距離の通信にPOF(プラスチック・オプティカル・ファイバ)が利用され始め、このPOFの低損失な波長領域である650nmでの高効率な発光が可能なAlGaInP系の半導体材料を発光層とする共振キャビティ型LEDが開発されている

(High Brightness Visible Resonant Cavity Light Emitting Diode: IEEE PHOTONICS TECHNOLOGY LETTERS Vol. 10 No. 12 DECEMBER 1998)。

【0005】

【発明が解決しようとする課題】しかしながら、上記従来の共振キャビティ型LEDにおいては、以下のような問題がある。すなわち、従来の共振キャビティ型LEDにおいては、垂直方向の共振波長 λ_1 と斜め方向の共振波長 λ_2 との大小関係が $\lambda_1 > \lambda_2$ となり、LEDチップからの放射角度によってピーク波長が異なるという特性がある。通常、この放射角依存性は0.2nm/deg~0.3nm/deg程度である。このことは、上記LEDチップを表示用として使用する場合には、見る角度によって色が変化

してしまうという問題が発生する。

【0006】また、上記LEDチップを通信用として使用する場合には、例えばプラスチックファイバによる通信用光源に使用する場合には、垂直方向でプラスチックファイバの損失が小さい650nmにピークを持つように作製したLEDチップでは、斜め方向の発光光を利用するような光学系では650nmよりもピーク波長が短くなるため使用できないという問題が発生する。

【0007】そこで、この発明の目的は、発光波長の放射角依存性が小さい半導体発光素子およびその製造方法を提供することにある。

【0008】

【課題を解決するための手段】上記目的を達成するため、第1の発明の半導体発光素子は、GaAs基板上に所定の間隔を有して形成された一対の多層反射膜で成る共振器と、上記共振器内における定在波の腹の位置に形成された発光層を有する半導体発光素子において、上記発光層に対してGaAs基板とは反対側に位置する上記多層反射膜上には、層数が1以上であって最上層の表面が粗面化されている半導体層が形成されていることを特徴としている。

【0009】上記構成によれば、半導体発光素子の表面は粗面化されている。したがって、図7(a)に示すように、発光層から放射された光は、本半導体発光素子の表面から外部に出射される際に種々の方向に散乱されることになる。その結果、発光波長の放射角依存性が小さくなる。

【0010】また、上記第1の発明の半導体発光素子は、上記発光層を、単層あるいは複数層から成る $\text{Al}_y\text{Ga}_{1-y}\text{In}_{1-z}\text{P}$ ($0 \leq y \leq 1, 0 \leq z \leq 1$)層で構成することが望ましい。

【0011】上記構成によれば、上記発光層が、単層又は複数層から成る $\text{Al}_y\text{Ga}_{1-y}\text{In}_{1-z}\text{P}$ ($0 \leq y \leq 1, 0 \leq z \leq 1$)層で構成されている。したがって、波長が560nm〜660nmの発光光が得られる。

【0012】また、上記第1の発明の半導体発光素子は、上記発光層に対してGaAs基板側に位置する多層反射膜を、 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0 \leq x \leq 1$)層で構成し、上記発光層に対して上記GaAs基板とは反対側に位置する多層反射膜を、 $\text{Al}_y\text{Ga}_{1-y}\text{In}_{1-z}\text{P}$ ($0 \leq y \leq 1, 0 \leq z \leq 1$)層で構成することが望ましい。

【0013】上記構成によれば、上記発光層に対して上記GaAs基板側に位置する多層反射膜は $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0 \leq x \leq 1$)で形成されているので、上記GaAs基板との熱膨張係数の差が小さい。したがって、結晶成長時と結晶成長後との温度差による転移が発生し難い。このことによって、上記多層反射膜の層数を多くすることが可能になり、容易に高反射率が得られる。

【0014】一方、上記発光層に対して上記GaAs基板とは反対側に位置する多層反射膜は $\text{Al}_y\text{Ga}_{1-y}\text{In}_{1-z}\text{P}$

($0 \leq y \leq 1, 0 \leq z \leq 1$)で形成されているので、GaAs基板に格子整合する層が最もAlを含む場合でも25%程度であり、 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0 \leq x \leq 1$)で形成した場合(50%)の1/2である。したがって、耐湿性が大きく向上される。

【0015】また、第2の発明の半導体発光素子の製造方法は、GaAs基板上に所定の間隔を有して形成された一対の多層反射膜で成る共振器と、上記共振器内における定在波の腹の位置に形成された発光層とを有する半導体発光素子の製造方法であって、上記発光層に対してGaAs基板とは反対側に位置する上記多層反射膜上に、層数が1以上の半導体層を形成する工程と、上記半導体層における最上層の表面を粗面化する工程を備えたことを特徴としている。

【0016】上記構成によれば、一対の多層反射膜で成る共振器上に形成された半導体層における最上層の表面は粗面化されている。したがって、上記多層反射膜の反射率を低下させることなく、上記発光層から放射された光は、本半導体発光素子の表面から外部に出射される際に種々の方向に散乱される。その結果、発光波長の放射角依存性が小さくなる。

【0017】また、上記第2の発明の半導体発光素子の製造方法は、上記半導体層における最上層の表面に対する粗面化を、フォトリソグラフィおよびエッチングによって光散乱用のパターンを形成することによって行なうことが望ましい。

【0018】上記構成によれば、上記半導体層における最上層の表面に、フォトリソグラフィおよびエッチングによって光を散乱するようなパターンを形成するので、精度の高い微細パターンが形成される。したがって、発光波長の放射角依存性が小さくなるように表面粗面化の程度が制御される。

【0019】また、上記第2の発明の半導体発光素子の製造方法は、上記半導体層における最上層の表面に対する粗面化を研磨によって行なうことが望ましい。

【0020】上記構成によれば、上記半導体層における最上層の表面を研磨することによって粗面化するので、上記光散乱用のパターンを形成する場合のごとく複雑なフォトリソグラフィ工程を必要とせず、より簡単な方法によって半導体発光素子が作成される。

【0021】また、上記第2の発明の半導体発光素子の製造方法は、上記半導体層を、 $\text{Al}_y\text{Ga}_{1-y}\text{In}_{1-z}\text{P}$ ($0 \leq y \leq 1, 0 \leq z \leq 1$)で形成し、上記半導体層における最上層の表面に対する粗面化を、少なくとも上記半導体層を塩酸中で煮沸することによって行なうことが望ましい。

【0022】上記構成によれば、塩酸中で煮沸することによって上記半導体層における最上層の表面に対する粗面化を行なうので、上記研磨による場合のようにウェハ全体を別の基板やシート等に貼り付けて保持する工程お

よび洗浄する工程を必要とはしない。したがって、より簡単な方法によって半導体発光素子が作成される。

【0023】また、第3の発明は、GaAs基板上に所定の間隔を有して形成された一対の多層反射膜で成る共振器と、上記共振器内における定在波の腹の位置に形成された発光層を有する半導体発光素子の製造方法であって、上記発光層に対してGaAs基板とは反対側に位置する上記多層反射膜上に、上記GaAs基板に対して格子定数が0.5%以上異なる $\text{Al}_y\text{Ga}_{1-y}\text{In}_{1-z}\text{P}$ ($0 \leq y \leq 1, 0 \leq z \leq 1$)層を含む層数が1以上の半導体層を形成することによって、上記半導体層における最上層の表面を粗面化する工程を備えたことを特徴としている。

【0024】上記構成によれば、上記発光層に対してGaAs基板とは反対側に位置する多層反射膜上に形成された半導体層の表面が、格子定数差によって粗面化される。こうして、一連の結晶成長工程のみによって上記半導体層の表面が粗面化されるので、結晶成長の後に別途上記粗面化を行なう工程を設ける必要がなく、さらに簡単な方法によって半導体発光素子が作成される。

【0025】

【発明の実施の形態】以下、この発明を図示の実施の形態により詳細に説明する。

【0026】<第1実施の形態>図1は本実施の形態の半導体発光素子における表面図であり、図2は、図1におけるA-A矢視断面図である。

【0027】本実施の形態における半導体発光素子は、 AlGaInP 系のものであり、以下のようにして形成される。図3に示すように、(100)から[011]の方向に 15° だけ傾斜したn型のGaAs基板1上に、膜厚が $1\mu\text{m}$ のn型GaAsバッファ層2、n型 $\text{AlAs/n型Al}_{0.5}\text{Ga}_{0.5}\text{As}$ の30ベアのDBR(ディストリビューテッド・ブラッグ・リフレクター)層3、n型($\text{Al}_{0.7}\text{Ga}_{0.3}$) $_{0.5}\text{In}_{0.5}\text{P}$ 第1クラッド層4、量子井戸活性層5、p型($\text{Al}_{0.7}\text{Ga}_{0.3}$) $_{0.5}\text{In}_{0.5}\text{P}$ 第2クラッド層6、p型($\text{Al}_{0.2}\text{Ga}_{0.8}$) $_{0.5}\text{In}_{0.5}\text{P/p型Al}_{0.5}\text{In}_{0.5}\text{P}$ の12ベアのDBR層7、膜厚が $3\mu\text{m}$ のp型 $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ 電流拡散層8、膜厚が $0.1\mu\text{m}$ であるp型($\text{Al}_{0.1}\text{Ga}_{0.9}$) $_{0.5}\text{In}_{0.5}\text{P}$ エッチングストップ層9、膜厚が $3\mu\text{m}$ であるp型 $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ 光散乱層10を、MOCVD(有機金属化学蒸着)法によって順次積層する。尚、量子井戸活性層5は、その井戸層はGaInPであり、バリア層は($\text{Al}_{0.5}\text{Ga}_{0.5}$) $_{0.5}\text{In}_{0.5}\text{P}$ である。

【0028】ここで、上記n型 $\text{AlAs/n型Al}_{0.5}\text{Ga}_{0.5}\text{As}$ の30ベアのDBR層3、および、p型($\text{Al}_{0.2}\text{Ga}_{0.8}$) $_{0.5}\text{In}_{0.5}\text{P/p型Al}_{0.5}\text{In}_{0.5}\text{P}$ の12ベアのDBR層7は、反射スペクトルの中心が 650nm になるように形成し、この2つのDBR層3、7で形成される共振器の共振波長も 650nm になるように共振器長を調整する。本実施の形態においては、上記共振器長を1.5波長分とした。さらに、量子井戸活性層5は、上記共

振器中に生じる定在波の腹の位置に位置し、発光ピーク波長は 650nm になるように形成する。

【0029】次に、図4及び図5(図4のB-B矢視断面図)に示すように、上記p型 $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ 光散乱層10の表面に、CVD(化学蒸着)法によって SiO_2 膜11を形成し、フォトリソグラフィおよび希釈HFでのエッチングによって $70\mu\text{m}$ φの円形の電流経路14を形成する。

【0030】その後、図1および図2に示すように、上記p型 $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ 光散乱層10および SiO_2 膜11上に、 AuZn/Mo/Au をスパッタし、フォトリソグラフィによるパターンニングを行って表面電極を形成する。そして、熱処理を行ってp型電極12を形成する。

【0031】その後、上記p型の $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ 光散乱層10におけるp型電極12が形成されていない円形の電流経路14内に、フォトリソグラフィおよび硫酸/過酸化水素系エッチャントによって $5\mu\text{m}$ ピッチの格子パターン15を形成する。その場合、上記エッチングは、p型($\text{Al}_{0.1}\text{Ga}_{0.9}$) $_{0.5}\text{In}_{0.5}\text{P}$ エッチングストップ層9に達するまで行うことによって、エッチング深さを制御する。そして、n型GaAs基板1を約 $280\mu\text{m}$ の膜厚まで研磨し、この研磨した面に AuGe/Au を蒸着し、熱処理することによってn型電極13を形成する。

【0032】このようにして形成された半導体発光素子は、上記電流経路14内における光出射面となるp型 $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ 光散乱層10に格子パターン15を形成している。したがって、図7(a)に示すように、発光層としての量子井戸活性層5から放射された光が外部に出射される際に種々の方向に散乱されることになり、図6に示すように、発光波長の放射角依存性がp型 $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ 光散乱層10に格子パターンを形成しない場合(図7(b)の場合に相当)よりも小さくなっている。

【0033】また、上記発光層(量子井戸活性層)5に対してn型GaAs基板1側に位置する多層反射膜(n型 $\text{AlAs/n型Al}_{0.5}\text{Ga}_{0.5}\text{As}$ のDBR層)3は、 AlGaAs 系の材料で形成されている。したがって、その全膜厚は約 $3\mu\text{m}$ であるがn型GaAs基板1との熱膨張率差が小さいので、n型GaAs基板1の反りやダークラインの発生は認められない。さらに、層数を30ベアとすることで99%以上の高反射率を実現している。

【0034】また、上記発光層(量子井戸活性層)5に対してn型GaAs基板1とは反対側の多層反射膜(p型($\text{Al}_{0.2}\text{Ga}_{0.8}$) $_{0.5}\text{In}_{0.5}\text{P/p型Al}_{0.5}\text{In}_{0.5}\text{P}$ のDBR層)7は AlGaInP 系の材料で形成されている。したがって、表面近傍における最も多くAlを含む層が $\text{Al}_{0.5}\text{In}_{0.5}\text{P}$ であり、耐湿性は問題にならない。更に、この多層反射膜7のピーク反射率は約70%であり、共鳴キャビティ構造としては十分な反射率が得られている。

【0035】尚、 $\text{Al}_y\text{Ga}_{1-y}\text{In}_{1-z}\text{P}$ ($0 \leq y \leq 1, 0 \leq z \leq 1$)多層反射膜の場合、20ベア〜30ベアを超え

るとn型GaAs基板1との熱膨張率差によって転移が発生し易くなる。しかしながら、共鳴キャビティ型LEDの場合には、n型GaAs基板1とは反対側の多層反射膜7に対しては、n型GaAs基板1側の多層反射膜3ほどの高反射率は要求されない。したがって、通常、上記多層反射膜7には20ベアを超える層数は必要がなく、転移は発生しないのである。

【0036】本実施の形態における半導体発光素子を、温度80℃、湿度85%中で50mAの通電試験を行ったところ、1000時間経過後であっても初期光出力の90%の光出力を有していた。また、本半導体発光素子は電流狭窄構造を有しており、内部量子効率および外部出射効率が共に高く、初期光出力は20mAで1.6mWと高い光出力が得られた。

【0037】上述のごとく、本実施の形態においては、上記n型GaAs基板1上に、所定の間隔を置いて、n型AlAs/n型Al_{0.5}Ga_{0.5}AsのDBR層3及びp型(Al_{0.2}Ga_{0.8})_{0.5}In_{0.5}P/p型Al_{0.5}In_{0.5}PのDBR層7を、反射スペクトルの中心が650nmであり共振波長も650nmになるように形成する。そして、量子井戸活性層(発光層)5を、上記両DBR層3、7で成る共振器中に生じる定在波の腹の位置に、発光ピーク波長が650nmになるように形成する。さらに、p型電極12に囲まれた光出射面としてのp型Al_{0.5}Ga_{0.5}As光散乱層10の表面に格子パターン15を形成している。

【0038】したがって、本実施の形態における半導体発光素子の表面は粗面となり、発光層5から放射された光は種々の方向に散乱される。その結果、発光波長の放射角依存性を小さくすることができるのである。

【0039】また、上記発光層としての量子井戸活性層5を、単層あるいは複数層からなるAl_yGa_zIn_{1-y-z}P (0≤y≤1, 0≤z≤1)層で形成している。したがって、560nm〜660nm程度の光を発光させることができる。

【0040】＜第2実施の形態＞図8は本実施の形態の半導体発光素子における表面図であり、図9は、図8におけるC-C矢視断面図である。

【0041】本実施の形態における半導体発光素子はAlGaInP系であり、以下のようにして形成される。図10に示すように、(100)から[011]の方向に15°だけ傾斜したn型のGaAs基板21上に、膜厚が1μmのn型GaAsバッファ層22、n型AlAs/n型Al_{0.5}Ga_{0.5}Asの30ベアのDBR層23、n型(Al_{0.7}Ga_{0.3})_{0.5}In_{0.5}P第1クラッド層24、量子井戸活性層25、p型(Al_{0.7}Ga_{0.3})_{0.5}In_{0.5}P第2クラッド層26、p型の(Al_{0.2}Ga_{0.8})_{0.5}In_{0.5}P/p型Al_{0.5}In_{0.5}Pの12ベアのDBR層27、膜厚が10μmのp型Al_{0.5}Ga_{0.5}As電流拡散層28を、MOCVD法によって順次積層する。尚、量子井戸活性層25は、その井戸層はGaInPであり、バリア層は(Al_{0.5}Ga_{0.5})

0.5In_{0.5}Pである。

【0042】ここで、上記n型AlAs/n型Al_{0.5}Ga_{0.5}Asの30ベアのDBR層23、および、p型(Al_{0.2}Ga_{0.8})_{0.5}In_{0.5}P/p型Al_{0.5}In_{0.5}Pの12ベアのDBR層27は、反射スペクトルの中心が650nmになるように形成し、この2つのDBR層23、27で形成される共振器の共振波長も650nmになるように共振器長を調整する。本実施の形態においては、上記共振器長を1.5波長分とした。さらに、量子井戸活性層25は、上記共振器中に生じる定在波の腹の位置に位置し、発光ピーク波長は650nmになるように形成する。

【0043】その後、図11に示すように、上記膜厚が10μmのp型Al_{0.5}Ga_{0.5}As電流拡散層28の表面を、発光光を散乱するように数μmだけ研磨して粗面化する。

【0044】次に、図12および図13(図12のD-D矢視断面図)に示すように、上記p型Al_{0.5}Ga_{0.5}As電流拡散層28の表面に、CVD法によってSiO₂膜29を形成し、フォトリソグラフィおよび希釈HFでのエッチングによって70μmφの円形の電流経路32を形成する。

【0045】その後、図8および図9に示すように、上記p型Al_{0.5}Ga_{0.5}As電流拡散層28およびSiO₂膜29上に、AuZn/Mo/Auをスパッタし、フォトリソグラフィによるパターニングを行って表面電極を形成する。そして、熱処理を行ってp型電極30を形成する。さらに、n型GaAs基板21を約280μmの膜厚まで研磨し、この研磨した面にAuGe/Auを蒸着し、熱処理することによってn型電極31を形成する。

【0046】このようにして形成された半導体発光素子は、第1実施の形態に比して、ウェハ表面に格子パターンを形成して粗面化する際の複雑なフォトリソグラフィの工程が必要なくなり、工程を簡略化することができる。尚、発光波長の放射角依存性については、第1実施の形態同様十分小さくなっている。

【0047】また、耐湿性に関しても第1実施の形態と同様に全く問題なく、温度80℃、湿度85%中で20mAの通電試験を行ったところ、1000時間経過後であっても初期光出力の90%の光出力を有していた。また、初期光出力は20mAで1.6mWと十分高い光出力が得られた。

【0048】＜第3実施の形態＞図14は本実施の形態の半導体発光素子における表面図であり、図15は、図14におけるE-E矢視断面図である。

【0049】本実施の形態における半導体発光素子はAlGaInP系であり、以下のようにして形成される。図16に示すように、(100)から[011]の方向に15°だけ傾斜したn型のGaAs基板41上に、膜厚が1μmのn型GaAsバッファ層42、n型AlAs/n型Al_{0.7}Ga_{0.3}Asの70ベアのDBR層43、n型(Al_{0.7}Ga

0.3)0.5 In_{0.5}P第1クラッド層44、量子井戸活性層45、p型(Al_{0.7}Ga_{0.3})_{0.5}In_{0.5}P第2クラッド層46、p型(Al_{0.4}Ga_{0.6})_{0.5}In_{0.5}P/p型Al_{0.5}In_{0.5}Pの18ペアのDBR層47、膜厚0.15μmのp型AlGaInP中間層48、膜厚が1μmのp型AlGaInP第1電流拡散層49、膜厚が0.3μmのn型AlGaInP電流狭窄層50、膜厚0.01μmのn型のGaAsキャップ層51を、MOCVD法によって順次積層する。尚、量子井戸活性層45は、その井戸層は(Al_{0.3}Ga_{0.7})_{0.5}In_{0.5}Pであり、バリア層は(Al_{0.5}Ga_{0.5})_{0.5}In_{0.5}Pである。

【0050】ここで、上記n型AlAs/n型Al_{0.7}Ga_{0.3}Asの70ペアのDBR層43、および、p型(Al_{0.4}Ga_{0.6})_{0.5}In_{0.5}P/p型Al_{0.5}In_{0.5}Pの18ペアのDBR層47は、反射スペクトルの中心が570nmになるように形成し、この2つのDBR層43、47で形成される共振器の共振波長も570nmになるように共振器長を調整する。本実施の形態においては、上記共振器長を1.5波長分とした。さらに、量子井戸活性層45は、上記共振器中に生じる定在波の腹の位置に位置し、

発光ピーク波長は570nmになるように形成する。

【0051】その後、図17および図18(図17のF-F矢視断面図)に示すように、n型GaAsキャップ層51を硫酸/過酸化水素系エッチャントで除去する。そうした後、フォトリソグラフィおよび硫酸/過酸化水素系エッチャントによって、n型AlGaInP電流狭窄層50をp型AlGaInP第1電流拡散層49に達するまでエッチングする。このときのエッチングによって70μmφの円形の電流経路55を形成する。

【0052】次に、図19及び図20(図19のG-G矢視断面図)に示すように、膜厚が7μmのp型AlGaInP第2電流拡散層52を、n型AlGaInP電流狭窄層50およびp型AlGaInP第1電流拡散層49の上に再成長する。

【0053】その後、図14および図15に示すように、上記p型AlGaInP第2電流拡散層52上にAuGe/Auを蒸着し、フォトリソグラフィおよびAuエッチャントによるエッチングによって表面電極を形成する。そして、熱処理を行ってp型電極53を形成する。次に、ウェハを、65℃～70℃の塩酸中で煮沸する。その際に、p型AlGaInP第2電流拡散層52の表面におけるp型電極53が形成されていない領域が粗面になる。さらに、n型GaAs基板41を約280μmの膜厚まで研磨し、この研磨した面にAuGe/Auを蒸着し、熱処理することによってn型電極54を形成する。

【0054】このようにして形成された半導体発光素子は、第2実施の形態に比して、ウェハ表面を研磨して粗面化するためにウェハをシートあるいは他のウェハ等に貼り付けたり、研磨後に取り外して洗浄したりする工程が全く必要なく、工程の簡略化が可能となる。尚、発光

波長の放射角依存性については、第1、第2実施の形態同様十分小さくなっている。

【0055】また、上記発光層(量子井戸活性層)45に対してn型GaAs基板41側に位置する多層反射膜(n型AlAs/n型Al_{0.7}Ga_{0.3}Asの70ペアのDBR層)43はAlGaAs系の材料で形成されている。したがって、その全膜厚は約7μmと第1、第2実施の形態の場合よりも更に厚くなっているが、n型GaAs基板41との熱膨張率差が小さいので、n型GaAs基板41の反りやダークラインの発生は認められない。その結果、層数を70ペアと多くすることが可能になり、99%以上の高反射率を実現できるのである。

【0056】また、上記発光層(量子井戸活性層)45に対してn型GaAs基板41とは反対側の多層反射膜(p型(Al_{0.4}Ga_{0.6})_{0.5}In_{0.5}P/p型Al_{0.5}In_{0.5}Pの18ペアのDBR層)47はAlGaInP系の材料で形成されているので、第1、第2実施の形態の場合と同様に耐湿性の問題はない。温度80℃、湿度85%中で50mAの通電試験を行ったところ、1000時間経過後であっても初期光出力の105%の光出力を有していた。

【0057】また、初期光出力は、発光部上における枝状電極56の面積を、第1、第2実施の形態の場合よりも小さくしていることによって、約1割だけ光取り出し効率が向上して0.4mWを呈した。

【0058】＜第4実施の形態＞図21は本実施の形態の半導体発光素子における表面図であり、図22は、図21におけるH-H矢視断面図である。

【0059】本実施の形態における半導体発光素子はAlGaInP系であり、以下のようにして形成される。図23に示すように、(100)から[011]の方向に15°だけ傾斜したn型のGaAs基板61上に、膜厚が1μmのn型GaAsバッファ層62、n型AlAs/n型Al_{0.5}Ga_{0.5}Asの30ペアのDBR層63、n型(Al_{0.7}Ga_{0.3})_{0.5}In_{0.5}P第1クラッド層64、量子井戸活性層65、p型(Al_{0.7}Ga_{0.3})_{0.5}In_{0.5}P第2クラッド層66、p型(Al_{0.2}Ga_{0.8})_{0.5}In_{0.5}P/p型Al_{0.5}In_{0.5}Pの12ペアのDBR層67、膜厚が0.15μmのp型AlGaInP中間層68、膜厚が1μmのp型Al_{0.01}Ga_{0.98}In_{0.01}P第1電流拡散層69、膜厚が0.3μmのn型Al_{0.01}Ga_{0.98}In_{0.01}P電流狭窄層70、膜厚0.01μmのn型のGaAsキャップ層71を、MOCVD法によって順次積層する。尚、量子井戸活性層65は、その井戸層はGaInPであり、バリア層は(Al_{0.5}Ga_{0.5})_{0.5}In_{0.5}Pである。

【0060】ここで、上記n型AlAs/n型Al_{0.5}Ga_{0.5}Asの30ペアのDBR層63、および、p型(Al_{0.2}Ga_{0.8})_{0.5}In_{0.5}P/p型Al_{0.5}In_{0.5}Pの12ペアのDBR層67は、反射スペクトルの中心が650nmになるように形成し、この2つのDBR層63、67で形成される共振器の共振波長も650nmになるように共振

器長を調整する。本実施の形態においては、上記共振器長を1.5波長分とした。さらに、量子井戸活性層65は、上記共振器中に生じる定在波の腹の位置に位置し、発光ピーク波長は650nmになるように形成する。

【0061】その後、図24および図25(図24のI-I矢視断面図)に示すように、n型GaAsキャップ層71を硫酸/過酸化水素系エッチャントで除去する。そうした後、フォトリソグラフィおよび硫酸/過酸化水素系エッチャントによって、n型 $\text{Al}_{0.01}\text{Ga}_{0.99}\text{In}_{0.01}\text{P}$ 電流拡散層70をp型 $\text{Al}_{0.01}\text{Ga}_{0.99}\text{In}_{0.01}\text{P}$ 第1電流拡散層69に達するまでエッチングする。このときのエッチングによって70 μm φの円形の電流経路75を形成する。

【0062】次に、図26及び図27(図26におけるJ-J矢視断面図)に示すように、膜厚が7 μm のp型 $\text{Al}_{0.01}\text{Ga}_{0.99}\text{In}_{0.01}\text{P}$ 第2電流拡散層72を、n型 $\text{Al}_{0.01}\text{Ga}_{0.99}\text{In}_{0.01}\text{P}$ 電流拡散層70およびp型 $\text{Al}_{0.01}\text{Ga}_{0.99}\text{In}_{0.01}\text{P}$ 第1電流拡散層69の上に再成長する。この段階で、格子定数がn型GaAs基板61に対して約3.6%小さく且つ膜厚が約8 μm の $\text{Al}_{0.01}\text{Ga}_{0.99}\text{In}_{0.01}\text{P}$ 層が、p型($\text{Al}_{0.2}\text{Ga}_{0.8}$) $_{0.5}\text{In}_{0.5}\text{P}$ /p型 $\text{Al}_{0.5}\text{In}_{0.5}\text{P}$ の12ペアのDBR層67上に形成されており、ウェハ表面は粗面になっている。

【0063】その後、図21および図22に示すように、上記p型 $\text{Al}_{0.01}\text{Ga}_{0.99}\text{In}_{0.01}\text{P}$ 第2電流拡散層72上にAuBe/Auを蒸着し、フォトリソグラフィおよびAuエッチャントによるエッチングによって表面電極を形成する。そして、熱処理を行ってp型電極73を形成する。さらに、n型GaAs基板61を約280 μm の膜厚まで研磨し、この研磨した面にAuGe/Auを蒸着し、熱処理することによってn型電極74を形成する。

【0064】このようにして形成された半導体発光素子においては、第1~第3実施の形態に比して、結晶成長後に別途ウェハ表面を粗面化する工程が全く必要なく、工程の簡略化が可能となる。尚、発光波長の放射角依存性については、表面の粗面化の程度が小さいために、図28に示すように、第1~第3実施の形態の場合よりやや依存性は大きい。しかしながら、粗面化がない場合よりは依存性が大幅に小さくなっている。

【0065】また、耐湿性に関しても全く問題はない。温度80℃、湿度85%中で50mAの通電試験を行ったところ、1000時間経過後であっても初期光出力の90%の光出力を有していた。また、初期光出力は、20mAで1.7mWと十分高い出力が得られた。

【0066】

【発明の効果】以上より明らかなように、第1の発明の半導体発光素子は、一対の多層反射膜で成る共振器内における定在波の腹の位置に発光層を有し、この発光層に対してGaAs基板とは反対側に位置する上記多層反射膜上に表面が粗面化された半導体層が形成されているの

で、上記発光層から放射された光を、本半導体発光素子の表面から外部に出射される際に種々の方向に散乱させることができる。したがって、発光波長の放射角依存性を小さくすることができる。

【0067】また、上記第1の発明の半導体発光素子は、上記発光層を、単層あるいは複数層から成る $\text{Al}_y\text{Ga}_{1-y-z}\text{In}_z\text{P}$ ($0 \leq y \leq 1, 0 \leq z \leq 1$)層で構成すれば、波長が560nm~660nmの発光光を得ることができる。

【0068】また、上記第1の発明の半導体発光素子は、上記発光層に対してGaAs基板側に位置する多層反射膜を $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0 \leq x \leq 1$)層で構成すれば、GaAs基板との熱膨張係数の差を小さくして結晶成長時と結晶成長後との温度差による転移を発生し難くできる。したがって、上記多層反射膜の層数を多くして、容易に高反射率を得ることができる。

【0069】さらに、上記発光層に対して上記GaAs基板とは反対側に位置する多層反射膜を $\text{Al}_y\text{Ga}_{1-y-z}\text{In}_z\text{P}$ ($0 \leq y \leq 1, 0 \leq z \leq 1$)層で構成すれば、上記GaAs基板に格子整合する層が含むAl量を最大25%程度にでき、 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0 \leq x \leq 1$)で形成した場合(50%)の1/2にできる。したがって、耐湿性を大きく向上できる。

【0070】また、第2の発明の半導体発光素子の製造方法は、一対の多層反射膜で成る共振器内における定在波の腹の位置に発光層を形成し、この発光層に対してGaAs基板とは反対側に位置する上記多層反射膜上に、層数が1以上の半導体層を形成し、上記半導体層における最上層の表面を粗面化するので、上記多層反射膜の反射率を低下させることなく、上記発光層から放射された光を、本半導体発光素子の表面から外部に出射する際に種々の方向に散乱させることができる。したがって、発光波長の放射角依存性を小さくできる。

【0071】また、上記第2の発明の半導体発光素子の製造方法は、上記半導体層における最上層の表面に対する粗面化を、フォトリソグラフィおよびエッチングによって光散乱用のパターンを形成することによって行なえば、精度の高い光散乱用の微細パターンを形成できる。したがって、発光波長の放射角依存性が小さくなるように、表面粗面化の程度を制御できる。

【0072】また、上記第2の発明の半導体発光素子の製造方法は、上記半導体層における最上層の表面に対する粗面化を研磨によって行なえば、上記光散乱用パターンを形成する場合のような複雑なフォトリソグラフィ工程を必要とせず、より簡単な方法によって半導体発光素子を製造できる。

【0073】また、上記第2の発明の半導体発光素子の製造方法では、上記半導体層を $\text{Al}_y\text{Ga}_{1-y-z}\text{In}_z\text{P}$ ($0 \leq y \leq 1, 0 \leq z \leq 1$)で形成し、少なくとも上記半導体層を塩酸中で煮沸することによって上記半導体層におけ

る最上層の表面に対する粗面化を行なえば、上記研磨による粗面化の場合のように、ウェハ全体を別の基板やシート等に貼り付けて保持する工程および洗浄する工程を必要としない。したがって、より簡単な方法によって半導体発光素子を製造できる。

【0074】また、第3の発明は、一対の多層反射膜で成る共振器内における定在波の腹の位置に発光層を形成し、この発光層に対してGaAs基板とは反対側に位置する上記多層反射膜上に、上記GaAs基板に対して格子定数が0.5%以上異なる $\text{Al}_y\text{Ga}_{1-y}\text{In}_{1-y-z}\text{P}$ ($0 \leq y \leq 1, 0 \leq z \leq 1$)層を含む半導体層を形成するので、上記半導体層の表面を格子定数差によって粗面化できる。したがって、一連の結晶成長工程のみによって上記半導体層の表面を粗面化でき、結晶成長の後に別途上記粗面化を行なう工程を設ける必要がない。すなわち、この発明によれば、さらに簡単な方法によって半導体発光素子を製造できる。

【図面の簡単な説明】

【図1】 この発明の半導体発光素子における表面図である。

【図2】 図1におけるA-A矢視断面図である。

【図3】 図2に示す半導体発光素子の製造工程を示す図である。

【図4】 図3に続く製造工程を示す表面図である。

【図5】 図4におけるB-B矢視断面図である。

【図6】 図1に示す半導体発光素子におけるピーク波長の放射各依存性を示す図である。

【図7】 図1に示す半導体発光素子における粗面化による効果の説明図である。

【図8】 図1とは異なる半導体発光素子における表面図である。

【図9】 図8におけるC-C矢視断面図である。

【図10】 図9に示す半導体発光素子の製造工程を示す図である。

【図11】 図10に続く製造工程を示す図である。

【図12】 図11に続く製造工程を示す表面図である。

【図13】 図12におけるD-D矢視断面図である。

【図14】 図1および図8とは異なる半導体発光素子における表面図である。

【図15】 図14におけるE-E矢視断面図である。

【図16】 図15に示す半導体発光素子の製造工程を示す図である。

【図17】 図16に続く製造工程を示す表面図である。

【図18】 図17におけるF-F矢視断面図である。

【図19】 図18に続く製造工程を示す表面図である。

【図20】 図19におけるG-G矢視断面図である。

【図21】 図1、図8および図14とは異なる半導体発光素子における表面図である。

【図22】 図21におけるH-H矢視断面図である。

【図23】 図22に示す半導体発光素子の製造工程を示す図である。

【図24】 図23に続く製造工程を示す表面図である。

【図25】 図19におけるI-I矢視断面図である。

【図26】 図25に続く製造工程を示す表面図である。

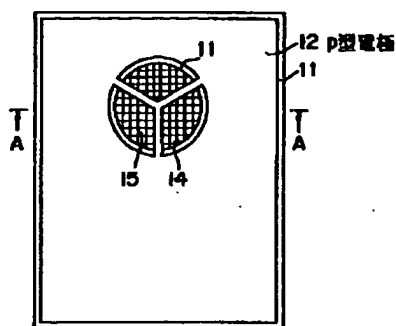
【図27】 図26におけるJ-J矢視断面図である。

【図28】 図21に示す半導体発光素子におけるピーク波長の放射各依存性を示す図である。

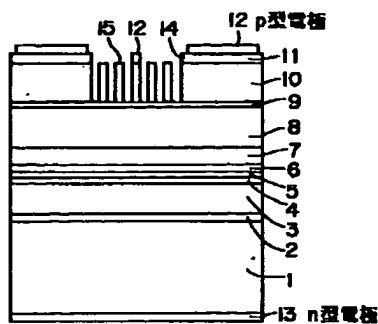
20 【符号の説明】

1, 2, 1, 4, 1, 6, 1...n型GaAs基板、2, 2, 2, 4, 2, 6, 2...n型GaAsバッファ層、3, 2, 3, 6, 3...n型AlAs/n型 $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ の30ペアのDBR層、4, 2, 4, 4, 4, 6, 4...n型 $(\text{Al}_{0.7}\text{Ga}_{0.3})_{0.5}\text{In}_{0.5}\text{P}$ 第1クラッド層、5, 2, 5, 4, 5, 6, 5...量子井戸活性層、6, 2, 6, 4, 6, 6, 6...p型 $(\text{Al}_{0.7}\text{Ga}_{0.3})_{0.5}\text{In}_{0.5}\text{P}$ 第2クラッド層、7, 2, 7, 6, 7...p型 $(\text{Al}_{0.2}\text{Ga}_{0.8})_{0.5}\text{In}_{0.5}\text{P}$ /p型 $\text{Al}_{0.5}\text{In}_{0.5}\text{P}$ の12ペアのDBR層、8, 2, 8...p型 $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ 電流拡散層、9...p型 $(\text{Al}_{0.1}\text{Ga}_{0.9})_{0.5}\text{In}_{0.5}\text{P}$ エッチングストップ層、10...p型 $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ 光散乱層、11, 2, 9... SiO_2 膜、12, 3, 0, 5, 3, 7, 3...p型電極、13, 3, 1, 5, 4, 7, 4...n型電極、14, 3, 2, 5, 5, 7, 5...電流経路、15...格子パターン、43...n型AlAs/n型 $\text{Al}_{0.7}\text{Ga}_{0.3}\text{As}$ の70ペアのDBR層、47...p型 $(\text{Al}_{0.4}\text{Ga}_{0.6})_{0.5}\text{In}_{0.5}\text{P}$ /p型 $\text{Al}_{0.5}\text{In}_{0.5}\text{P}$ の18ペアのDBR層、48, 6, 8...p型AlGaInP中間層、49...p型AlGaInP第1電流拡散層、50...n型AlGaInP電流狭窄層、51, 7, 1...n型GaAsキャップ層、52...p型AlGaInP第2電流拡散層、56...枝状電極、69...p型 $\text{Al}_{0.01}\text{Ga}_{0.98}\text{In}_{0.01}\text{P}$ 第1電流拡散層、70...n型 $\text{Al}_{0.01}\text{Ga}_{0.98}\text{In}_{0.01}\text{P}$ 電流狭窄層、72...p型 $\text{Al}_{0.01}\text{Ga}_{0.98}\text{In}_{0.01}\text{P}$ 第2電流拡散層。

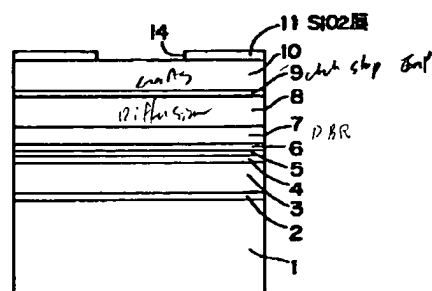
【図1】



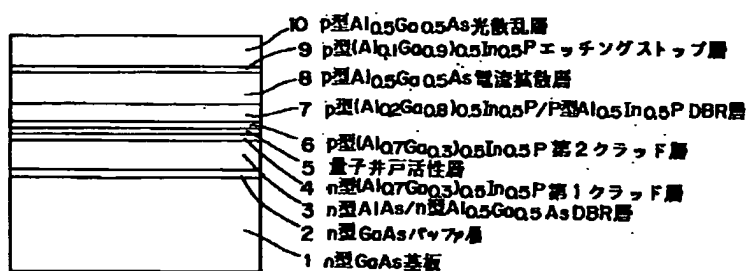
【図2】



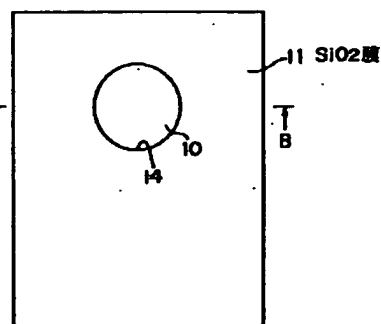
【図5】



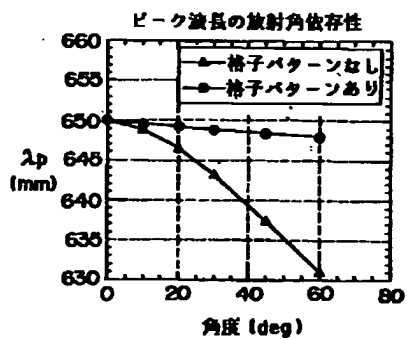
【図3】



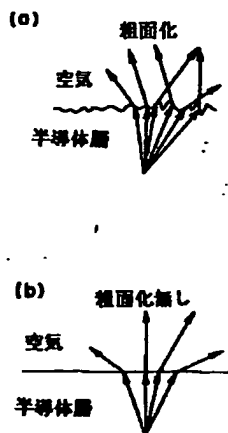
【図4】



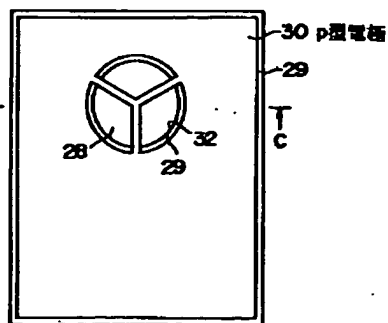
【図6】



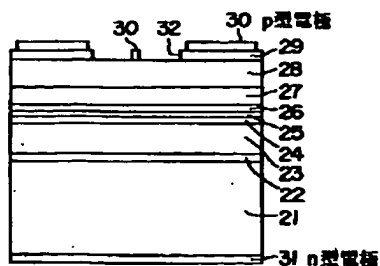
【図7】



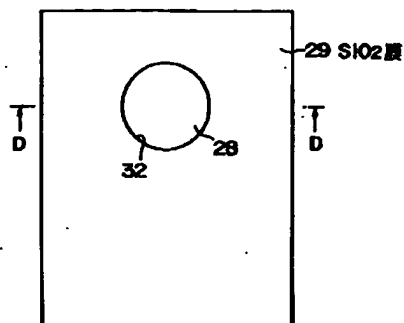
【図8】



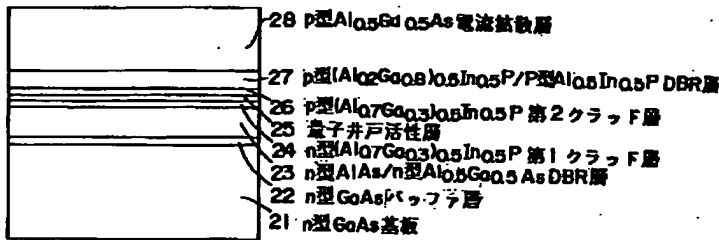
【図9】



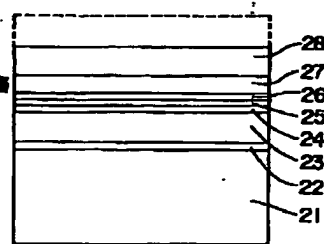
【図12】



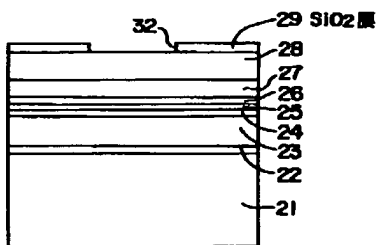
【図10】



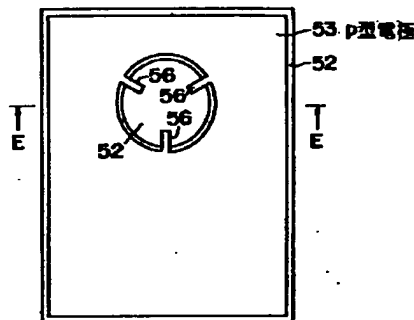
【図11】



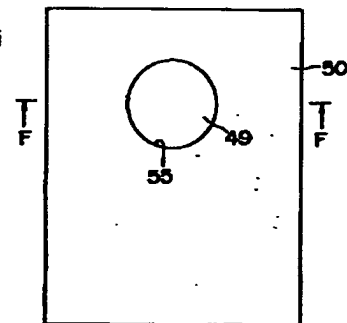
【図13】



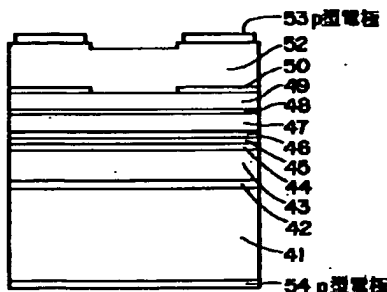
【図14】



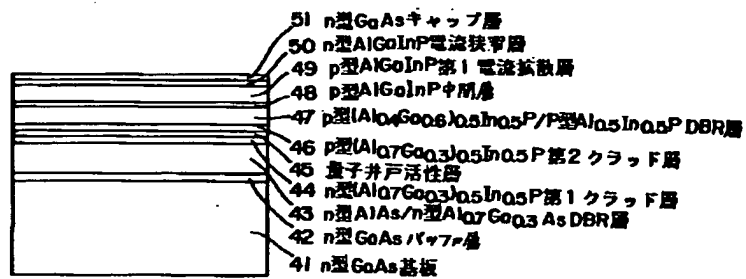
【図17】



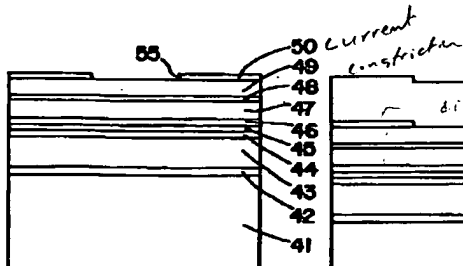
【図15】



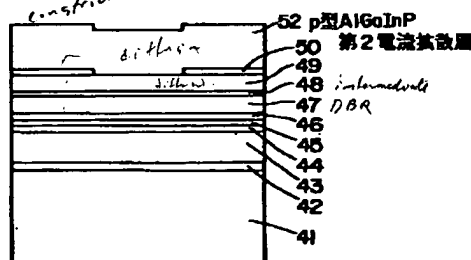
【図16】



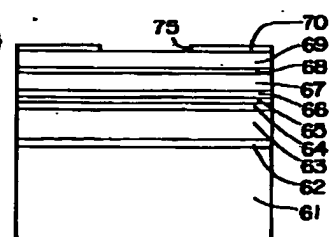
【図18】



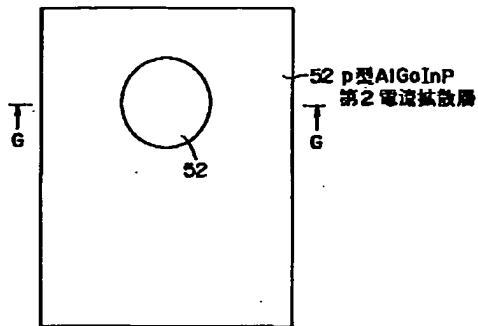
【図20】



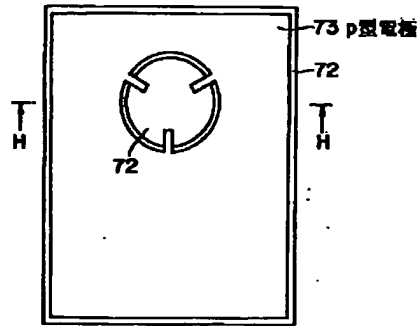
【図25】



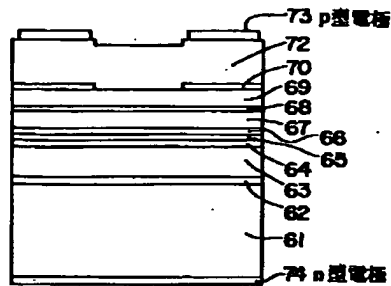
【図19】



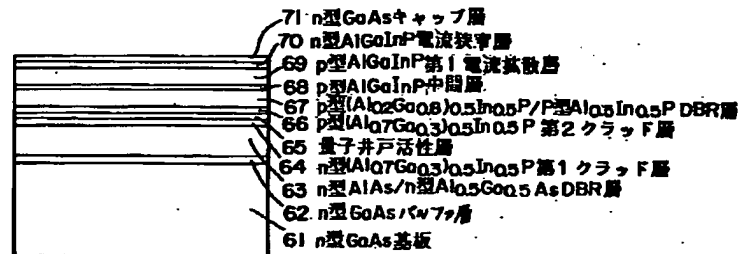
【図21】



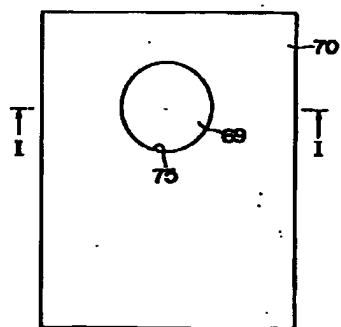
【図22】



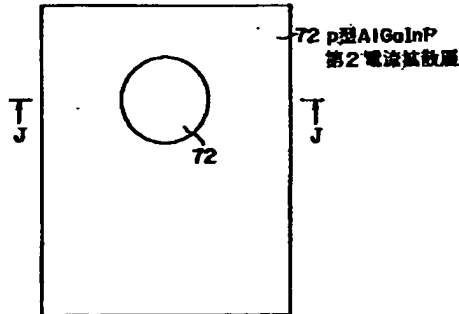
【図23】



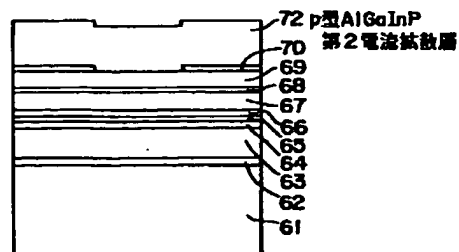
【図24】



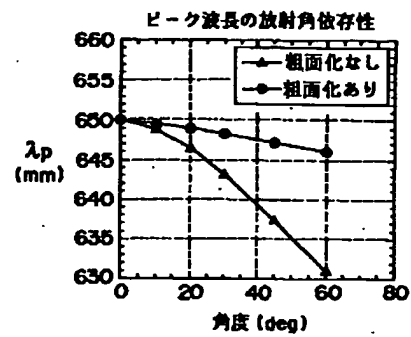
【図26】



【図27】



【図28】



フロントページの続き

(72)発明者 中津 弘志
大阪府大阪市阿倍野区長池町22番22号 シ
ヤープ株式会社内

(72)発明者 村上 哲朗
大阪府大阪市阿倍野区長池町22番22号 シ
ヤープ株式会社内
Fターム(参考) 5F041 AA14 CA05 CA12 CA23 CA34
CA35 CA36 CA65 CA74 CA93
CB03

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

EFFECT OF THE INVENTION

[Effect of the Invention] As mentioned above, it is the semiconductor light emitting device of the 1st invention so that clearly, It has a luminous layer in the location of the belly of the standing wave in the resonator which changes by the multilayer reflective film of a pair, and since the semiconductor layer by which the surface was split-face-ized to this luminous layer on the above-mentioned multilayer reflective film located in the opposite side with a GaAs substrate is formed, the light emitted from the above-mentioned luminous layer can be scattered in the various directions, in case outgoing radiation is carried out outside from the surface of this semiconductor light emitting device. Therefore, the radiation angle dependency of luminescence wavelength can be made small.

[0067] Moreover, if the semiconductor light emitting device of invention of the above 1st constitutes the above-mentioned luminous layer from an $\text{Al}_y\text{Ga}_{1-y}\text{In}_z\text{P}$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) layer which consists of a monolayer or two or more layers, it can obtain the luminescence light whose wavelength is 560nm - 660nm.

[0068] Moreover, transition by the temperature gradient of the time of crystal growth and the crystal growth back can be made hard to make small the difference of the number of thermal-expansion grandchildren with a GaAs substrate, and to generate, if the semiconductor light emitting device of invention of the above 1st constitutes the multilayer reflective film located in a GaAs substrate side to the above-mentioned luminous layer from an $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0 \leq x \leq 1$) layer. Therefore, the number of layers of the above-mentioned multilayer reflective film can be made [many], and a high reflection factor can be obtained easily.

[0069] Furthermore, if the multilayer reflective film located in the opposite side with the above-mentioned GaAs substrate is constituted from an $\text{Al}_y\text{Ga}_{1-y}\text{In}_z\text{P}$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) layer to the above-mentioned luminous layer, the amount of aluminum which the layer which carries out lattice matching to the above-mentioned GaAs substrate contains will be made to a maximum of about 25%, and it will be made to one half at the time of forming by $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0 \leq x \leq 1$) (50%). Therefore, moisture resistance can be improved greatly.

[0070] Moreover, the manufacture method of the semiconductor light emitting device the 2nd invention, A luminous layer is formed in the location of the belly of the standing wave in the resonator which changes by the multilayer reflective film of a pair. Since a number of layers forms one or more semiconductor layers on the above-mentioned multilayer reflective film located in the opposite side with a GaAs substrate to this luminous layer and the surface of the maximum upper layer in the above-mentioned semiconductor layer is split-face-ized Without reducing the reflection factor of the above-mentioned multilayer reflective film, in case outgoing radiation of the light emitted from the above-mentioned luminous layer is carried out outside from the surface of this semiconductor light emitting device, it can be scattered in the various directions. Therefore, the radiation angle dependency of luminescence wavelength can be made small.

[0071] Moreover, the manufacture method of the semiconductor light emitting device invention the above 2nd can form the detailed pattern for light scattering with a high precision, if split-face-ization to the surface of the maximum upper layer in the above-mentioned semiconductor layer is performed by forming the pattern for light scattering by the photolithography and etching. Therefore, the degree of the formation of a surface split face is controllable so that the radiation angle dependency of luminescence wavelength becomes small.

[0072] Moreover, if polishing performs split-face-ization to the surface of the maximum upper layer in the

above-mentioned semiconductor layer, the manufacture method of the semiconductor light emitting device invention the above 2nd does not need a complicated photolithography production process like [in the case of forming the above-mentioned pattern for light scattering], but can manufacture a semiconductor light emitting device by the easier method.

[0073] Moreover, it is by the manufacture method of the semiconductor light emitting device invention the above 2nd, If split-face-ization to the surface of the maximum upper layer in the above-mentioned semiconductor layer is performed by forming the above-mentioned semiconductor layer by $\text{Al}_y\text{Ga}_{1-y}\text{In}_z\text{P}_{1-z}$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$), and boiling the above-mentioned semiconductor layer in a hydrochloric acid at least The production process which sticks and holds the whole wafer on an another substrate, an another sheet, etc., and the production process to wash are not needed like [in split-face-izing by the above-mentioned polishing]. Therefore, a semiconductor light emitting device can be manufactured by the easier method.

[0074] Moreover, in the 3rd invention, a luminous layer is formed in the location of the belly of the standing wave in the resonator which changes by the multilayer reflective film of a pair, and the semiconductor layer containing the $\text{Al}_y\text{Ga}_{1-y}\text{In}_z\text{P}_{1-z}$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) layer to which a lattice constant differs from a GaAs substrate 0.5% or more to the above-mentioned GaAs substrate on the above-mentioned multilayer reflective film located in the opposite side is formed to this luminous layer. Therefore, -izing of the surface of the above-mentioned semiconductor layer can be carried out [split face] according to a lattice constant difference. Therefore, -izing of the surface of the above-mentioned semiconductor layer can be carried out [split face] only according to a series of crystal growth production processes, and it is not necessary to establish the production process which performs the special above-mentioned split-face-ization after crystal growth. That is, according to this invention, a semiconductor light emitting device can be manufactured by the still easier method.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

MEANS

[Means for Solving the Problem] In order to attain the above-mentioned purpose, a semiconductor light emitting device of the 1st invention In a semiconductor light emitting device which has a luminous layer formed in a location of a belly of a standing wave in a resonator which changes by multilayer reflective film of a pair formed by having a predetermined gap on a GaAs substrate, and the above-mentioned resonator On the above-mentioned multilayer reflective film with which a GaAs substrate is located in the opposite side, a number of layers is characterized by forming a semiconductor layer which is one or more and by which the surface of the maximum upper layer is split-face-ized to the above-mentioned luminous layer.

[0009] According to the above-mentioned configuration, the surface of a semiconductor light emitting device is split-face-ized. Therefore, as shown in drawing 7 (a), in case outgoing radiation of the light emitted from a luminous layer is carried out outside from the surface of this semiconductor light emitting device, they will be scattered about in the various directions. Consequently, the radiation angle dependency of luminescence wavelength becomes small.

[0010] Moreover, as for a semiconductor light emitting device of invention of the above 1st, it is desirable to constitute the above-mentioned luminous layer from an $\text{Al}_y\text{Ga}_{1-y}\text{In}_z\text{P}$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) layer which consists of a monolayer or two or more layers.

[0011] According to the above-mentioned configuration, the above-mentioned luminous layer consists of $\text{Al}_y\text{Ga}_{1-y}\text{In}_z\text{P}$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) layers which consist of a monolayer or two or more layers. Therefore, luminescence light whose wavelength is 560nm - 660nm is obtained.

[0012] Moreover, a semiconductor light emitting device of invention of the above 1st constitutes a multilayer reflective film located in a GaAs substrate side to the above-mentioned luminous layer from an $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0 \leq x \leq 1$) layer, and it is desirable to constitute a multilayer reflective film located in the opposite side with the above-mentioned GaAs substrate to the above-mentioned luminous layer from an $\text{Al}_y\text{Ga}_{1-y}\text{In}_z\text{P}$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) layer.

[0013] According to the above-mentioned configuration, since a multilayer reflective film located in the above-mentioned GaAs substrate side to the above-mentioned luminous layer is formed by $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0 \leq x \leq 1$), its difference of the number of thermal-expansion grandchildren with the above-mentioned GaAs substrate is small. Therefore, it is hard to generate transition by temperature gradient of the time of crystal growth, and the crystal growth back. It becomes possible to make [many] a number of layers of the above-mentioned multilayer reflective film, and a high reflection factor is easily obtained by this.

[0014] On the other hand, since a multilayer reflective film with which the above-mentioned GaAs substrate is located in the opposite side is formed to the above-mentioned luminous layer by $\text{Al}_y\text{Ga}_{1-y}\text{In}_z\text{P}$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$), even when a layer which carries out lattice matching to a GaAs substrate contains aluminum most, it is about 25%, and is 1/2 at the time of forming by $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0 \leq x \leq 1$) (50%). Therefore, moisture resistance improves greatly.

[0015] Moreover, a manufacture method of a semiconductor light emitting device the 2nd invention A resonator which changes by multilayer reflective film of a pair formed by having a predetermined gap on a GaAs substrate, It is the manufacture method of a semiconductor light emitting device of having a luminous layer formed in a location of a belly of a standing wave in the above-mentioned resonator. With a GaAs substrate, it is characterized by having a production process at which a number of layers forms one or more

semiconductor layers on the above-mentioned multilayer reflective film located in the opposite side, and a production process which split-face-izes the surface of the maximum upper layer in the above-mentioned semiconductor layer to the above-mentioned luminous layer.

[0016] According to the above-mentioned configuration, the surface of the maximum upper layer in a semiconductor layer formed on a resonator which changes by multilayer reflective film of a pair is split-face-ized. Therefore, without reducing a reflection factor of the above-mentioned multilayer reflective film, in case outgoing radiation of the light emitted from the above-mentioned luminous layer is carried out outside from the surface of this semiconductor light emitting device, they is scattered about in the various directions. Consequently, the radiation angle dependency of luminescence wavelength becomes small.

[0017] Moreover, as for a manufacture method of a semiconductor light emitting device invention the above 2nd, it is desirable to perform split-face-ization to the surface of the maximum upper layer in the above-mentioned semiconductor layer by forming a pattern for light scattering by photolithography and etching.

[0018] Since a pattern which are scattered on the surface of the maximum upper layer in the above-mentioned semiconductor layer in light by photolithography and etching is formed according to the above-mentioned configuration, a detailed pattern with a high precision is formed. Therefore, a degree of formation of a surface split face is controlled so that the radiation angle dependency of luminescence wavelength becomes small.

[0019] Moreover, as for a manufacture method of a semiconductor light emitting device invention the above 2nd, it is desirable to perform split-face-ization to the surface of the maximum upper layer in the above-mentioned semiconductor layer by polishing.

[0020] Since it split-face-izes by grinding the surface of the maximum upper layer in the above-mentioned semiconductor layer according to the above-mentioned configuration, when forming a pattern for the above-mentioned light scattering, a photolithography production process complicated [like] is not needed, but a semiconductor light emitting device is created by easier method.

[0021] Moreover, as for a manufacture method of a semiconductor light emitting device invention the above 2nd, it is desirable to form the above-mentioned semiconductor layer by $\text{AlyGazIn}_{1-y-z}\text{P}$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$), and to perform split-face-ization to the surface of the maximum upper layer in the above-mentioned semiconductor layer by boiling the above-mentioned semiconductor layer in a hydrochloric acid at least.

[0022] Since split-face-ization to the surface of the maximum upper layer in the above-mentioned semiconductor layer is performed by boiling in a hydrochloric acid according to the above-mentioned configuration, a production process which sticks and holds the whole wafer on another substrate, another sheet, etc. like [in a case of being based on the above-mentioned polishing], and a production process to wash are not needed. Therefore, a semiconductor light emitting device is created by easier method.

[0023] Moreover, a resonator which changes by multilayer reflective film of a pair formed by the 3rd invention having a predetermined gap on a GaAs substrate, It is the manufacture method of a semiconductor light emitting device of having a luminous layer formed in a location of a belly of a standing wave in the above-mentioned resonator. The above-mentioned GaAs substrate is received on the above-mentioned multilayer reflective film located in the opposite side with a GaAs substrate to the above-mentioned luminous layer. When a number of layers containing an $\text{AlyGazIn}_{1-y-z}\text{P}$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) layer from which a lattice constant differs 0.5% or more forms one or more semiconductor layers, it is characterized by having a production process which split-face-izes the surface of the maximum upper layer in the above-mentioned semiconductor layer.

[0024] According to the above-mentioned configuration, with a GaAs substrate, the surface of a semiconductor layer formed on a multilayer reflective film located in the opposite side is split-face-ized by lattice constant difference to the above-mentioned luminous layer. In this way, since the surface of the above-mentioned semiconductor layer is split-face-ized by only a series of crystal growth production processes, it is not necessary to establish a production process which performs the special above-mentioned split-face-ization after crystal growth, and a semiconductor light emitting device is created by still easier

method.

[0025]

[Embodiment of the Invention] Hereafter, the gestalt of implementation of illustration explains this invention to details.

[0026] <Gestalt of the 1st operation> drawing 1 is surface drawing in the semiconductor light emitting device of the gestalt of this operation, and drawing 2 is an A-A view cross section in drawing 1.

[0027] The semiconductor light emitting device in the gestalt of this operation is the thing of an AlGaInP system, is the following, and is made and formed. As shown in drawing 3, on the GaAs substrate 1 of n mold which inclined only 15 degrees in the direction of (100) to [011] The n mold GaAs buffer layer 2 whose thickness is 1 micrometer, the DBR (DISUTO review TEDDO Bragg reflector) layer 3 of 30 pairs of n mold AlAs/n mold aluminum0.5Ga0.5As, the n mold (aluminum0.7Ga0.3) 0.5In0.5P 1st cladding layer 4, the quantum well barrier layer 5, p mold p mold the 0.5In0.5P 2nd cladding layer 6, the DBR layer 7 of 12 pairs of p mold (aluminum0.2Ga0.8) 0.5In0.5 P/p mold aluminum0.5In0.5P, the p mold aluminum0.5Ga0.5As current diffusion layer 8 whose thickness is 3 micrometers, and whose thickness are 0.1 micrometers (aluminum0.7Ga0.3) (aluminum0.1Ga0.9) The laminating of the 0.5In0.5P etching stop layer 9 and the p mold aluminum0.5Ga0.5As light-scattering layer 10 whose thickness is 3 micrometers is carried out one by one by the MOCVD (organic metal chemical vacuum deposition) method. In addition, the well layer is GaInP and the barrier layer of the quantum well barrier layer 5 is 0.5(aluminum0.5Ga0.5) In0.5P.

[0028] Here, cavity length is adjusted so that the resonant wavelength of the resonator which forms the DBR layer 3 of 30 pairs of the above-mentioned n mold AlAs/n mold aluminum0.5Ga0.5As and the DBR layer 7 of 12 pairs of p mold (aluminum0.2Ga0.8) 0.5In0.5 P/p mold aluminum0.5In0.5P so that the center of a reflectance spectrum may be set to 650nm, and is formed in these two DBR layers 3 and 7 may also be set to 650nm. In the gestalt of this operation, the above-mentioned cavity length was considered as 1.5 waves. Furthermore, the quantum well barrier layer 5 is located in the location of the belly of the standing wave produced in the above-mentioned resonator, and it forms an emission peak wavelength so that it may be set to 650nm.

[0029] next, it is shown in drawing 4 and drawing 5 (B-B view cross section of drawing 4) -- as -- the surface of the above-mentioned p mold aluminum0.5Ga0.5As light-scattering layer 10 -- CVD (chemical vacuum deposition) -- SiO₂ film 11 is formed by law and the circular current path 14 of 70 micrometerphi is formed by etching by the photolithography and Dilution HF.

[0030] Then, as shown in drawing 1 and drawing 2, on the above-mentioned p mold aluminum0.5Ga0.5As light-scattering layer 10 and SiO₂ film 11, the spatter of AuZn/Mo/Au is carried out, patterning by the photolithography is performed, and a surface electrode is formed. And it heat-treats and p mold electrode 12 is formed.

[0031] Then, the grid pattern 15 of 5-micrometer pitch is formed by the photolithography, and a sulfuric acid / hydrogen-peroxide system etchant in the circular current path 14 in which p mold electrode 12 in the aluminum0.5Ga0.5As light-scattering layer 10 of the above-mentioned p mold is not formed. In that case, the above-mentioned etching controls the etching depth by carrying out until it reaches the p mold (aluminum0.1Ga0.9) 0.5In0.5P etching stop layer 9. And the n mold GaAs substrate 1 is ground to about 280-micrometer thickness, and n mold electrode 13 is formed by vapor-depositing and heat-treating AuGe/Au to this ground field.

[0032] Thus, the formed semiconductor light emitting device forms the grid pattern 15 in the p mold aluminum0.5Ga0.5As light-scattering layer 10 used as the optical outgoing radiation side within the above-mentioned current path 14. Therefore, as shown in drawing 7 (a), in case outgoing radiation of the light emitted from the quantum well barrier layer 5 as a luminous layer is carried out outside, it will be scattered about in the various directions, and as shown in drawing 6, it is smaller than the case (considerable in the case of drawing 7 (b)) where the radiation angle dependency of luminescence wavelength does not form a grid pattern in the p mold aluminum0.5Ga0.5As light scattering layer 10.

[0033] Moreover, the multilayer reflective film (DBR layer of n mold AlAs/n mold aluminum0.5Ga0.5As) 3 located in the n mold GaAs substrate 1 side to the above-mentioned luminous layer (quantum well barrier layer) 5 is formed with the material of an AlGaAs system. Therefore, although all the thickness is about 3

micrometers, since the coefficient-of-thermal-expansion difference with the n mold GaAs substrate 1 is small, neither the curvature of the n mold GaAs substrate 1 nor generating of a dark line is accepted. Furthermore, 99% or more of high reflection factor is realized by making a number of layers into 30 pairs. [0034] Moreover, the multilayer reflective film (DBR layer of p mold (aluminum_{0.2}Ga_{0.8}) 0.5In_{0.5} P/p mold aluminum_{0.5}In_{0.5}P) 7 of the opposite side is formed with the material of an AlGaInP system in the n mold GaAs substrate 1 to the above-mentioned luminous layer (quantum well barrier layer) 5. Therefore, the layer [/ near the surface] containing most aluminum is aluminum_{0.5}In_{0.5}P, and moisture resistance does not become a problem. Furthermore, the peak reflection factor of this multilayer reflective film 7 is about 70%, and reflection factor sufficient as resonance cavity structure is obtained.

[0035] In addition, in the case of an $\text{Al}_y\text{Ga}_{1-y}\text{In}_z\text{P}$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) multilayer reflective film, if 20 pairs - 30 pair is exceeded, it will become easy to generate transition according to a coefficient-of-thermal-expansion difference with the n mold GaAs substrate 1. However, in the case of the resonance cavity mold LED, from the multilayer reflective film 7 of the opposite side, an about three multilayer reflective film [by the side of the n mold GaAs substrate 1] high reflection factor is not required in the n mold GaAs substrate 1. Therefore, the number of layers exceeding 20 pairs does not usually have necessity in the above-mentioned multilayer reflective film 7, and transition is not generated.

[0036] When the 50mA energization trial was performed for the semiconductor light emitting device in the gestalt of this operation in the temperature of 80 degrees C, and 85% of humidity, even if it was after 1000-hour progress, it had 90% of optical output of an initial optical output. Moreover, this semiconductor light emitting device had current constriction structure, both internal quantum efficiency and external outgoing radiation effectiveness were high, and, as for the initial optical output, 1.6mW and a high optical output were obtained by 20mA.

[0037] Like ****, in the gestalt of this operation, a predetermined gap is kept on the above-mentioned n mold GaAs substrate 1, and the center of a reflectance spectrum is 650nm, and the DBR layer 3 of n mold AlAs/n mold aluminum_{0.5}Ga_{0.5}As and the DBR layer 7 of p mold (aluminum_{0.2}Ga_{0.8}) 0.5In_{0.5} P/p mold aluminum_{0.5}In_{0.5}P are formed so that resonant wavelength may also be set to 650nm. And it forms in the location of the belly of the standing wave which produces the quantum well barrier layer (luminous layer) 5 in the resonator which changes in both the above-mentioned DBR(s) layers 3 and 7 so that an emission peak wavelength may be set to 650nm. Furthermore, the grid pattern 15 is formed in the surface of the p mold aluminum_{0.5}Ga_{0.5}As light-scattering layer 10 as an optical outgoing radiation side surrounded by p mold electrode 12.

[0038] Therefore, the surface of the semiconductor light emitting device in the gestalt of this operation turns into a split face, and the light emitted from the luminous layer 5 is scattered about in the various directions. Consequently, the radiation angle dependency of luminescence wavelength can be made small.

[0039] Moreover, the quantum well barrier layer 5 as the above-mentioned luminous layer is formed in the $\text{Al}_y\text{Ga}_{1-y}\text{In}_z\text{P}$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) layer which consists of a monolayer or two or more layers. Therefore, 560nm - about 660nm light can be made to emit light.

[0040] <Gestalt of the 2nd operation> drawing 8 is surface drawing in the semiconductor light emitting device of the gestalt of this operation, and drawing 9 is a C-C view cross section in drawing 8.

[0041] The semiconductor light emitting device in the gestalt of this operation is an AlGaInP system, is the following, and is made and formed. As shown in drawing 10, on the GaAs substrate 21 of n mold which inclined only 15 degrees in the direction of (100) to [011] The n mold GaAs buffer layer 22 whose thickness is 1 micrometer, The DBR layer 23 of 30 pairs of n mold AlAs/n mold aluminum_{0.5}Ga_{0.5}As, the n mold (aluminum_{0.7}Ga_{0.3}) 0.5In_{0.5}P 1st cladding layer 24, the quantum well barrier layer 25, the p mold (aluminum_{0.7}Ga_{0.3}) 0.5In_{0.5}P 2nd cladding layer 26, and p mold (aluminum_{0.2}Ga_{0.8}) the DBR layer 27 of 12 pairs of 0.5In_{0.5} P/p mold aluminum_{0.5}In_{0.5}P, and the p mold aluminum_{0.5}Ga_{0.5}As current diffusion layer 28 whose thickness is 10 micrometers -- MOCVD -- a laminating is carried out one by one by law. In addition, the well layer is GaInP and the barrier layer of the quantum well barrier layer 25 is 0.5(aluminum_{0.5}Ga_{0.5}) In_{0.5}P.

[0042] Here, cavity length is adjusted so that the resonant wavelength of the resonator which forms the DBR layer 23 of 30 pairs of the above-mentioned n mold AlAs/n mold aluminum_{0.5}Ga_{0.5}As and the DBR layer

27 of 12 pairs of p mold (aluminum_{0.2}Ga_{0.8})_{0.5}In_{0.5}P/p mold aluminum_{0.5}In_{0.5}P so that the center of a reflectance spectrum may be set to 650nm, and is formed in these two DBR layers 23 and 27 may also be set to 650nm. In the gestalt of this operation, the above-mentioned cavity length was considered as 1.5 waves. Furthermore, the quantum well barrier layer 25 is located in the location of the belly of the standing wave produced in the above-mentioned resonator, and it forms an emission peak wavelength so that it may be set to 650nm.

[0043] Then, as shown in drawing 11, it grinds and the several micrometers surface of the p mold aluminum_{0.5}Ga_{0.5}As current diffusion layer 28 whose above-mentioned thickness is 10 micrometers is split-face-ized so that luminescence light may be scattered about.

[0044] Next, as shown in drawing 12 and drawing 13 (D-D view cross section of drawing 12), SiO₂ film 29 is formed in the surface of the above-mentioned p mold aluminum_{0.5}Ga_{0.5}As current diffusion layer 28 with a CVD method, and the circular current path 32 of 70 micrometerphi is formed in it by etching by the photolithography and Dilution HF.

[0045] Then, as shown in drawing 8 and drawing 9, on the above-mentioned p mold aluminum_{0.5}Ga_{0.5}As current diffusion layer 28 and SiO₂ film 29, the spatter of AuZn/Mo/Au is carried out, patterning by the photolithography is performed, and a surface electrode is formed. And it heat-treats and p mold electrode 30 is formed. Furthermore, the n mold GaAs substrate 21 is ground to about 280-micrometer thickness, and n mold electrode 31 is formed by vapor-depositing and heat-treating AuGe/Au to this ground field.

[0046] Thus, as for the formed semiconductor light emitting device, the production process of the complicated photolithography at the time of forming and split-face-izing a grid pattern on the wafer surface as compared with the gestalt of the 1st operation becomes unnecessary, and it can simplify a production process. In addition, about the radiation angle dependency of luminescence wavelength, the gestalt of the 1st operation has become the same sufficiently small.

[0047] Moreover, when the 20mA energization trial was performed in the temperature of 80 degrees C, and 85% of humidity satisfactory at all as well as the gestalt of the 1st operation also about moisture resistance, even if it was after 1000-hour progress, it had 90% of optical output of an initial optical output. Moreover, as for the initial optical output, 1.6mW and a sufficiently high optical output were obtained by 20mA.

[0048] <Gestalt of the 3rd operation> drawing 14 is surface drawing in the semiconductor light emitting device of the gestalt of this operation, and drawing 15 is an E-E view cross section in drawing 14.

[0049] The semiconductor light emitting device in the gestalt of this operation is an AlGaInP system, is the following, and is made and formed. As shown in drawing 16, on the GaAs substrate 41 of n mold which inclined only 15 degrees in the direction of (100) to [011] The n mold GaAs buffer layer 42 whose thickness is 1 micrometer, The DBR layer 43 of 70 pairs of n mold AlAs/n mold aluminum_{0.7}Ga_{0.3}As, the n mold (aluminum_{0.7}Ga_{0.3})_{0.5}In_{0.5}P 1st cladding layer 44, the quantum well barrier layer 45, the p mold (aluminum_{0.7}Ga_{0.3})_{0.5}In_{0.5}P 2nd cladding layer 46, p mold The DBR layer 47 of 18 pairs of 0.5In_{0.5}P/p mold aluminum_{0.5}In_{0.5}P, (aluminum_{0.4}Ga_{0.6}) the p mold AlGaInP interlayer 48 of 0.15 micrometers of thickness, the 1st current diffusion layer 49 of p mold AlGaInP whose thickness is 1 micrometer, the n mold AlGaInP current constriction layer 50 whose thickness is 0.3 micrometers, and the GaAs cap layer 51 of n mold which is 0.01 micrometers of thickness -- MOCVD -- a laminating is carried out one by one by law. In addition, the well layer is 0.5(aluminum_{0.3}Ga_{0.7})In_{0.5}P, and the barrier layer of the quantum well barrier layer 45 is 0.5(aluminum_{0.5}Ga_{0.5})In_{0.5}P.

[0050] Here, cavity length is adjusted so that the resonant wavelength of the resonator which forms the DBR layer 43 of 70 pairs of the above-mentioned n mold AlAs/n mold aluminum_{0.7}Ga_{0.3}As and the DBR layer 47 of 18 pairs of p mold (aluminum_{0.4}Ga_{0.6})_{0.5}In_{0.5}P/p mold aluminum_{0.5}In_{0.5}P so that the center of a reflectance spectrum may be set to 570nm, and is formed in these two DBR layers 43 and 47 may also be set to 570nm. In the gestalt of this operation, the above-mentioned cavity length was considered as 1.5 waves. Furthermore, the quantum well barrier layer 45 is located in the location of the belly of the standing wave produced in the above-mentioned resonator, and it forms an emission peak wavelength so that it may be set to 570nm.

[0051] Then, as shown in drawing 17 and drawing 18 (F-F view cross section of drawing 17), the n mold GaAs cap layer 51 is removed by the sulfuric acid / hydrogen-peroxide system etchant. Such the back, by the

photolithography, and a sulfuric acid / hydrogen-peroxide system etchant, the n mold AlGaInP current constriction layer 50 is etched until it reaches the 1st current diffusion layer 49 of p mold AlGaInP. The circular current path 55 of 70 micrometerphi is formed by etching at this time.

[0052] Next, as shown in drawing 19 and drawing 20 (G-G view cross section of drawing 19), thickness re-grows the 2nd current diffusion layer 52 of p mold AlGaInP which is 7 micrometers on the n mold AlGaInP current constriction layer 50 and the 1st current diffusion layer 49 of p mold AlGaInP.

[0053] Then, as shown in drawing 14 and drawing 15, on the above-mentioned 2nd current diffusion layer 52 of p mold AlGaInP, AuBe/Au is vapor-deposited and a surface electrode is formed by etching by the photolithography and Au etchant. And it heat-treats and p mold electrode 53 is formed. Next, a wafer is boiled in a 65 degrees C - 70 degrees C hydrochloric acid. The field in which p mold electrode 53 in the surface of the 2nd current diffusion layer 52 of p mold AlGaInP is not formed in that case becomes a split face. Furthermore, the n mold GaAs substrate 41 is ground to about 280-micrometer thickness, and n mold electrode 54 is formed by vapor-depositing and heat-treating AuGe/Au to this ground field.

[0054] Thus, in order that the formed semiconductor light emitting device may grind and split-face-ize the wafer surface as compared with the gestalt of the 2nd operation, the production process which sticks a wafer on a sheet or other wafers, or removes and washes it after polishing is unnecessary at all, and the simplification of a production process of it is attained. In addition, about the radiation angle dependency of luminescence wavelength, the gestalt of the 1st and 2nd operation has become the same sufficiently small.

[0055] Moreover, the multilayer reflective film (DBR layer of 70 pairs of n mold AlAs/n mold aluminum0.7Ga0.3As) 43 located in the n mold GaAs substrate 41 side to the above-mentioned luminous layer (quantum well barrier layer) 45 is formed with the material of an AlGaAs system. Therefore, although all the thickness is still thicker than the case of the gestalt of about 7 micrometers and the 1st and 2nd operation, since the coefficient-of-thermal-expansion difference with the n mold GaAs substrate 41 is small, neither the curvature of the n mold GaAs substrate 41 nor generating of a dark line is accepted. Consequently, it becomes possible to make [many] a number of layers with 70 pairs, and 99% or more of high reflection factor can be realized.

[0056] Moreover, since the multilayer reflective film (DBR layer of 18 pairs of p mold (aluminum0.4Ga0.6) 0.5In0.5P/p mold aluminum0.5In0.5P) 47 of the opposite side is formed with the material of an AlGaInP system in the n mold GaAs substrate 41 to the above-mentioned luminous layer (quantum well barrier layer) 45, there is no damp-proof problem like the case of the gestalt of the 1st and 2nd operation. When the 50mA energization trial was performed in the temperature of 80 degrees C, and 85% of humidity, even if it was after 1000-hour progress, it had 105% of optical output of an initial optical output.

[0057] Moreover, by making area of the branch-like electrode 56 on a light-emitting part smaller than **** of the gestalt of the 1st and 2nd operation, optical ejection effectiveness of an initial optical output improved, and it presented 0.4mW only about ten percent.

[0058] <Gestalt of the 4th operation> drawing 21 is surface drawing in the semiconductor light emitting device of the gestalt of this operation, and drawing 22 is a H-H view cross section in drawing 21.

[0059] The semiconductor light emitting device in the gestalt of this operation is an AlGaInP system, is the following, and is made and formed. As shown in drawing 23, on the GaAs substrate 61 of n mold which inclined only 15 degrees in the direction of (100) to [011] The n mold GaAs buffer layer 62 whose thickness is 1 micrometer, The DBR layer 63 of 30 pairs of n mold AlAs/n mold aluminum0.5Ga0.5As, the n mold (aluminum0.7Ga0.3) 0.5In0.5P 1st cladding layer 64, the quantum well barrier layer 65, the p mold (aluminum0.7Ga0.3) 0.5In0.5P 2nd cladding layer 66, p mold The DBR layer 67 of 12 pairs of 0.5In0.5 P/p mold aluminum0.5In0.5P, the p mold AlGaInP interlayer 68 whose thickness is 0.15 micrometers, the p mold aluminum0.01Ga0.98In0.01P 1st current diffusion layer 69 whose thickness is 1 micrometer, (aluminum0.2Ga0.8) the n mold aluminum0.01Ga0.98In0.01P current constriction layer 70 whose thickness is 0.3 micrometers, and the GaAs cap layer 71 of n mold which is 0.01 micrometers of thickness -- MOCVD -- a laminating is carried out one by one by law. In addition, the well layer is GaInP and the barrier layer of the quantum well barrier layer 65 is 0.5(aluminum0.5Ga0.5) In0.5P.

[0060] Here, cavity length is adjusted so that the resonant wavelength of the resonator which forms the DBR layer 63 of 30 pairs of the above-mentioned n mold AlAs/n mold aluminum0.5Ga0.5As and the DBR layer

67 of 12 pairs of p mold (aluminum_{0.2}Ga_{0.8})_{0.5}In_{0.5} P/p mold aluminum_{0.5}In_{0.5}P so that the center of a reflectance spectrum may be set to 650nm, and is formed in these two DBR layers 63 and 67 may also be set to 650nm. In the gestalt of this operation, the above-mentioned cavity length was considered as 1.5 waves. Furthermore, the quantum well barrier layer 65 is located in the location of the belly of the standing wave produced in the above-mentioned resonator, and it forms an emission peak wavelength so that it may be set to 650nm.

[0061] Then, as shown in drawing 24 and drawing 25 (I-I view cross section of drawing 24), the n mold GaAs cap layer 71 is removed by the sulfuric acid / hydrogen-peroxide system etchant. Such the back, by the photolithography, and a sulfuric acid / hydrogen-peroxide system etchant, the n mold aluminum_{0.01}Ga_{0.98}In_{0.01}P current constriction layer 70 is etched until it reaches the p mold aluminum_{0.01}Ga_{0.98}In_{0.01}P 1st current diffusion layer 69. The circular current path 75 of 70 micrometerphi is formed by etching at this time.

[0062] Next, as shown in drawing 26 and drawing 27 (J-J view cross section in drawing 26), thickness re-grows the p mold aluminum_{0.01}Ga_{0.98}In_{0.01}P 2nd current diffusion layer 72 which is 7 micrometers on the n mold aluminum_{0.01}Ga_{0.98}In_{0.01}P current constriction layer 70 and the p mold aluminum_{0.01}Ga_{0.98}In_{0.01}P 1st current diffusion layer 69. In this phase, the aluminum_{0.01}Ga_{0.98}In_{0.01}P layer whose thickness is about 8 micrometers small is formed about 3.6% to the n mold GaAs substrate 61 on the DBR layer 67 of 12 pairs of p mold (aluminum_{0.2}Ga_{0.8})_{0.5}In_{0.5} P/p mold aluminum_{0.5}In_{0.5}P, and, as for the wafer surface, the lattice constant has become a split face.

[0063] Then, as shown in drawing 21 and drawing 22 , on the above-mentioned p mold aluminum_{0.01}Ga_{0.98}In_{0.01}P 2nd current diffusion layer 72, AuBe/Au is vapor-deposited and a surface electrode is formed by etching by the photolithography and Au etchant. And it heat-treats and p mold electrode 73 is formed. Furthermore, the n mold GaAs substrate 61 is ground to about 280-micrometer thickness, and n mold electrode 74 is formed by vapor-depositing and heat-treating AuGe/Au to this ground field.

[0064] Thus, in the formed semiconductor light emitting device, as compared with the gestalt of the 1st - the 3rd operation, the production process which split-face-izes the wafer surface separately after crystal growth is unnecessary at all, and the simplification of a production process of it is attained. In addition, about the radiation angle dependency of luminescence wavelength, since the degree of split-face-izing of the surface is small, as shown in drawing 28 , a dependency is a little larger than the case of the gestalt of the 1st - the 3rd operation. However, rather than the case where there is no split-face-ization, the dependency is small sharply.

[0065] Moreover, it is completely satisfactory also about moisture resistance. When the 50mA energization trial was performed in the temperature of 80 degrees C, and 85% of humidity, even if it was after 1000-hour progress, it had 90% of optical output of an initial optical output. Moreover, as for the initial optical output, the sufficiently high output was obtained with 1.7mW by 20mA.

[Translation done.]